

平成 22 年 1 月 26 日

報道関係各位

社団法人 電子情報技術産業協会

半導体・システム設計ソリューションの必須技術を網羅する展示会&コンファレンス

Electronic Design and Solution Fair 2010

with FPGA/PLD Design Conference

開催のご案内、及び、ご取材のお願い

社団法人 電子情報技術産業協会 (JEITA/会長: 大坪文雄・パナソニック株式会社 代表取締役社長) は、来る 1 月 28 日 (木) 及び 29 日 (金) の 2 日間、横浜国際平和会議場 (パシフィコ横浜) にて、半導体やシステム設計ソリューションの必須技術を網羅する展示会とコンファレンスである『Electronic Design and Solution Fair 2010』(略称: EDSFair2010 [イーディーエス・フェア 2010]) を開催します。

今回の開催規模は、出展者 113 社・団体、231 小間 (1 月 26 日現在) となり、会期 2 日間で 10,000 名の来場者を見込んでいます。

記念すべき 10 回目の開催となる本年は、「Web にない “新しい” が、ここにある。」をキャッチフレーズに、世界中で求められている新しい設計手法や検証技術、低コスト化、高信頼性、ローパワー設計などに対応した出展各社による世界最先端技術・ソリューションの展示・セミナーをはじめ、設計技術者向けのオープンセッションや、国内外のベンチャー企業を集めたゾーン展開、産学官の技術交流を深める企画、さらには多彩なコンファレンスを併設し広く情報発信をします。

開催期間中は、10 周年特別企画として、展示会場内特設ステージにて、「各社の No.1 設計者が語る “私の設計”」と題したセッションの開催をはじめ、初日の午後 6:00 より「出展者と来場者のワインの夕べ」と題したドリンクフリーパーティーの開催、来場者プレゼントの実施など、各種企画の充実とあわせて、日本の電子情報産業に対して貢献するとともに、効果的で有意義な情報交流やビジネス創出の場としてご活用いただける場を提供します。

報道関係各位におかれましては、是非ご来場の上、ご取材いただきますようご案内申し上げます。

また、ご来場の際には、展示会場入口に設置しますプレス登録カウンターにて、プレス証を発行いたしますので、お立ち寄りくださいますようお願い申し上げます。

以上



本件に関するお問い合わせは、下記までお願いします。

運営事務局：一般社団法人 日本エレクトロニクスショー協会 担当：吉永文章

TEL : (03) 5402-7601 FAX : (03) 5402-7605 E-mail : info2010@edsfair.com

EDSFair2010 公式 Website <http://www.edsfair.com>

開催概要

- 名称 : Electronic Design and Solution Fair 2010 (略称 : EDSFair 2010)
会期 : 2010年1月28日(木)・1月29日(金) [2日間] 10:00~18:00
会場 : パシフィコ横浜(展示ホール/アネックスホール) 横浜市西区みなとみらい1-1-1
入場 : 全来場者無料(登録制)
主催 : (社)電子情報技術産業協会(JEITA)
協力 : Electronic Design Automation Consortium(EDAC)
後援 : 経済産業省、アメリカ合衆国大使館、外国系半導体商社協会(DAFS)、横浜市
協賛 : (社)電子情報通信学会(IEICE)、(社)情報処理学会(IPSJ)、(社)日本電子回路工業会(JPCA)
併催 : 第17回FPGA/PLD Design Conference
運営 : 一般社団法人日本エレクトロニクスショー協会(JESA)

《ご参考》 Electronic Design and Solution Fair 2009

- 出展者数 : 143社・団体
出展小間数 : 317小間
登録来場者数 : 9,117名

特設ステージ (展示フロア内/参加無料)

今回のEDSFair 特設ステージは、半導体ベンダーのGreen戦略、全てが分かるローパワー設計技術、ソーラーや車載で注目されているパワー・高耐圧系アナログ回路設計と、地球環境に優しい設計技術など、各社エグゼクティブや日本を代表する技術者が集結、初心者にも分かるように議論します。

■1月28日(木)

- ★10周年特別企画(10:50~12:50)

「各社のNo.1設計者が語る“私の設計”」

- ★セッション1《エグゼクティブが語る!》(13:00~14:10)

「エグゼクティブが語る我が社のGreen戦略」

- ★セッション2《今さら聞けないことがわかる!》(16:00~17:30)

組込みシステムにおけるソフトウェア開発要件とESL技術の対応

～「ものをつくる」から、「ものにつくりあげる」へのシフト～

■1月29日(金)

- ★セッション3《エグゼクティブが語る!》(10:30~11:40)

ローパワー設計の全てがわかる!!第一部「ローパワー設計の現状、課題とその対策」

- ★セッション4《エグゼクティブが語る!》(11:50~12:50) ※日英同時通訳付き

ローパワー設計の全てがわかる!!第二部「EDAベンダーが提供するローパワー設計技術」

- ★セッション5《エグゼクティブが語る!》(15:30~17:00) ※日英同時通訳付き

「パワー・高耐圧系アナログ回路の現状と課題」

【併催】：第 17 回 FPGA/PLD Design Conference（聴講無料／事前申込不要）

◆開催日：1 月 28 日(木)・29 日(金) (10:00~17:00)

◆場 所：パシフィコ横浜 アネックスホール

最先端 40nm テクノロジーが導入された FPGA/PLD は、家電等の量産品に多数搭載されるなど半導体のテクノロジードライバとしての地位を築き、今後も、さらなる発展が見込まれています。

本年で 17 回目を迎える FPGA/PLD の日本国内におけるパイオニアコンファレンスである FPGA/PLD Design Conference では、過去、有料で実施していたチュートリアルセッションを、未曾有の経済状況の中で奮闘するエレクトロニクス技術者を応援するため、全セッションについて無料化することにいたしました。FPGA/PLD Design Conference としての基調講演、特別講演、FPGA のトップ企業を迎えた招待講演、チュートリアル講演、スペシャルセッションを企画しています。

特別ゾーン・特別企画のご案内

■最新技術やトピックスに関する特別ゾーン

★新興ベンダエリア

普段接することが少ない国内外のベンチャー企業が集まりました。
設計開発者に向けて世界の最新情報をいち早く紹介するエリアです。

★JEVeCビレッジ

日本 EDA ベンチャー連絡会 (JEVeC) との協力により、国内ベンチャー企業が一堂に集結。
日本企業ならではの「ものづくり力」をアピールします。

★FPGAビレッジ

特定非営利活動法人 FPGA コンソーシアムがまとめる FPGA ビレッジ。
今後もさらなる発展が見込まれる最新の FPGA 関連技術に触れてください。

★ユニバーシティ・プラザ

今回は、9 大学／研究室が、設計技術に関する研究成果を発表します。

- * 「非同期式回路の設計支援環境の構築」(会津大学)
- * 「VLSI における新しい故障モデルに基づく故障検査法の開発」(愛媛大学)
- * 「素子劣化を考慮したアナログ LSI 回路設計環境の構築」(九州工業大学)
- * 「動的再構成可能 LSI を活用したシステム構築および技術応用」(筑波大学)
- * 「高位記述による LSI 設計手法」(東海大学)
- * 「VDEC の活動紹介」(名古屋大学)
- * 「多層プリント配線基板設計支援システム MULTI-PRIDE」(広島大学)
- * 「ICT アプリケーション LSI IP のための先端的設計技術」(早稲田大学)

■見学サポートサービス

★ガイド・ツアー

日本の設計技術・EDA 技術の第一人者がツアー・ガイドとしてブースへ同行訪問し、各社の技術紹介・質疑応答をサポートします。

- 集合場所：特設ステージ
- | | |
|-------------|---------------------------|
| 1 月 28 日(木) | ①14:15~15:15 |
| 1 月 29 日(金) | ②13:00~14:00 ③14:15~15:15 |